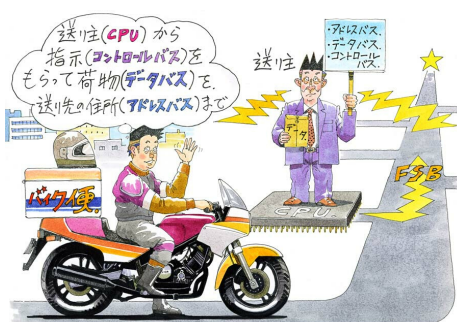


第5回 PCの大動脈、内部バスと外部バス

今回はCPUに直結する周辺のバスについてのお話しです。CPUに内蔵または直結するバスと、外部バスと呼ばれるCPUとチップセットを結ぶFSB(フロントサイドバス)やメモリを結ぶメモリバスは、PC全体の性能を左右する重要な役目を担っています。チップセットとメモリの話を含めて外部バスのはたらきを解説します。



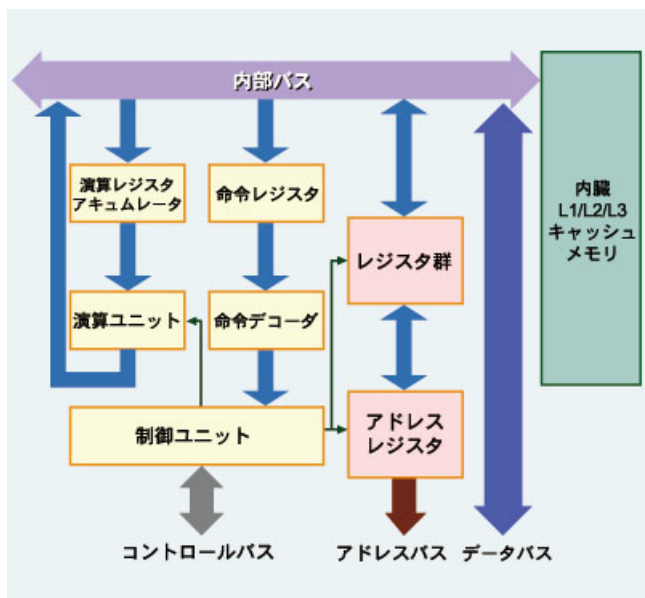
■CPUと4本のバス

CPUのカタログに載っていない重要かつ基本的なバスがあります。CPUの内部バスとアドレスバス、データバス、コントロールバスの4本です。内部バス以外はFSBとしてチップセット(ノースブリッジ)に接続され、そこからさらにメインメモリに接続されています。FSBやメモリバスの説明の前に、これらのバスについて触れます。

・内部バス

CPU内部で各種レジスタや制御ユニットなどの、回路や機能ブロックを結ぶ伝送路です。内部のキャッシュメモリとも接続されていますので、超高速で動作します。CPUの性能を左右する重要なバスですが、CPU内部なので、私たちが目にすることはありません。

x86系CPUはi386以降Pentium4にいたるまで、32ビット幅の内部バスを搭載しています。そして、Itaniumはすでに64ビット幅の内部バスを搭載しており、内部バスも64ビットの時代になっています。



・アドレスバスとアドレス空間

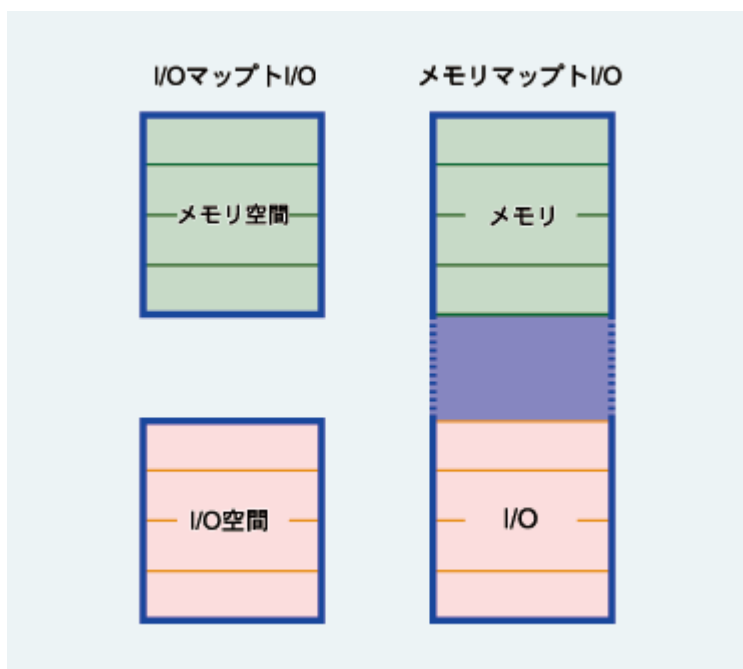
アドレスバスは CPU 内部のアドレスレジスタとチップセットを結んでいます。CPU が読み書きする命令やデータ、I/O アドレスを指定するためのバスです。このアドレスバス幅が広いほどより多くのアドレスを管理することができます。この管理できるアドレスの範囲をアドレス空間と呼んでいます。

主な CPU のアドレスバスとアドレス空間

	32 ビット			64 ビット	
CPU	Pentium	Pentium2/3	Athlon	Pentium4	Opteron
アドレスバス幅	32 ビット	36 ビット	43 ビット	40 ビット	40 ビット
アドレス空間	4GB	64GB	8TB	1TB	1TB

CPU はメモリだけでなく、周辺装置とも入出力や制御のやりとりをします。I/O（入出力装置）にもアドレスが振られています。かつては、メモリのアドレスと I/O のアドレスを別々のアドレス空間として扱っていましたが、今日ではメモリと I/O を区別せず、ひとつのアドレス空間として使う方法が主流です。アドレスバス幅が広くなり、十分に広いアドレス空間を扱えるようになり、しくみが単純で、CPU の高速動作に向いているためと考えられます。

この方法を、「メモリマップト I/O (memory mapped I/O)」といいます。これに対して、前者を「I/O マップト I/O (I/O mapped I/O)」といいます。



・データバスとFSBの帯域

データバスは、CPU の内部バスとチップセット（ノースブリッジ）を結んでいます。CPU がアドレスバスで指定したアドレスに対して、読み書きするデータや命令をやりとりするためのバスです。

主な CPU のデータバス幅

	32 ビット			64 ビット	
CPU	Pentium	Pentium2/3	Athlon	Pentium4	Opteron
データバス幅	64 ビット	64 ビット	32 ビット	64 ビット	64 ビット
帯域 ^(※1)	528MB/sec	1.06GB/sec	2.13GB/sec	8.5GB/sec	6.4GB/sec

※1：帯域は、各 CPU シリーズ中の最速のバスクロックと動作周波数で計算したものです。

データバスの幅とバスクロックは PC 全体の性能に大きく影響します。

FSB (Front Side Bus : フロントサイドバス) の帯域がデータバス幅とバスクロックで決まるからです。帯域が広くなればなるほど高速にデータのやりとりができます。Pentium3 まではバスクロックが最高 133MHz でバス幅が 64 ビットでしたから、帯域は 1.06GB/sec (ギガバイト/秒) でしたが、Pentium4 でバスクロックが 400MHz になり、帯域は 3.2GB/sec (ギガバイト/秒) にまで広がりました。現在、バスクロックは 1.06GHz の CPU が登場しており、さらなる広帯域化が進んでいます。

・コントロールバス

コントロールバスは、CPU の制御ユニットとチップセットを結んでいます。バス幅は 4 ビット以上。アドレスバスで指定したメモリや I/O に対して、読み込む、書き込む、待つ、などの制御信号を送ります。

■ FSB とチップセット

FSB は CPU とチップセットを結ぶ重要なバスで、CPU の内部バスに対して、メモリバスとともに外部バスと呼ばれています。前項で説明したバスのうち CPU の内部バス以外は、すべて FSB の中にそれぞれの信号線が含まれています。FSB とは何か、どんなはたらきをするか、チップセットとはどのような関係があるのか調べてみましょう。

・システムバス

FSB と紛らわしいので最初に説明しておきます。システムバスの定義としては、「CPU とメインメモリ、CPU とチップセットを結ぶバスのこと」とするものが多いようです。つまり、FSB とメモリバスをひとまとめにしたバスの名称ということになります。

Pentium や Pentium2 では CPU とチップセット間、CPU とメインメモリ間は同じバスクロックで動作していました。その場合、FSB=メモリバス=システムバスで問題ありませんでした。ところが、i810 チップセットの登場以来、FSB、メモリバスが異なるバスクロックで動作するようになりました。しかも、FSB やメモリバスのバスクロックや帯域は、PC の性能を示す重要な指標となっています。そうすると、システムバスとしてひとまとめに性能を表すことはできなくなり、システムバスという言葉が意味を持たなくなってしまいました。

ただし、FSB=システムバスと定義するところも少なくありません。また、意味を曖昧にして用語として便利に使われているような場合もあります。システムバスといわれた場合、どの範囲をシステムバスととらえているか注意しなくてはなりません。

・フロントサイドとバックサイド

Front Side Bus に対して、Back Side Bus (バックサイドバス) も存在していました。現在では 2 次キャッシュはダイに内蔵されていますが、Pentium Pro や Pentium2 では、2 次キャッシュとして SRAM などを CPU のすぐ近くに設置できるようになっていました。このとき 2 次キャッシュ専用のバスが用意され、これを Back Side Bus と呼んでいました。これに対し、従来からのバスを Front Side Bus と呼ぶようになりました。

Pentium では、CPU コアをバスクロックの数倍という高いクロックで高速に動作させていますが、2 次キャッシュをメインメモリと同じバス上に置いたのでは、バスクロックのタイミングでしか 2 次キャッシュにアクセスできません。そこで、2 次キャッシュ専用のバス (Back Side Bus) を独立させることによって、コアクロックの半分のスピード (Pentium2) で、CPU コアと同クロック (Pentium Pro や Xeon、2 次キャッシュ付きの Celeron) で、高速にアクセスできるようにしていたのです。その後、2 次キャッシュは CPU のダイに内蔵されて内部バスで接続されるようになり、Back Side Bus は姿を消し、Front Side Bus の名前だけが残りました。

・FSB のはたらき

FSB のはたらきは、このバスを経由するすべての信号を最高速で伝送することにつきます。

FSB は、データバス、アドレスバス、コントロールバス他で構成されます。したがってメインメモリの読み書き、周辺機器や拡張スロットの制御や入出力など、PC を動作させるためのすべての信号がこの FSB を経由します。そのため FSB の帯域不足は PC 全体の性能を低下させることになります。

FSB 自体は、マザーボード上のバスの中では最も高速となっており、2006 年 8 月現在、1.06GHz に達しています。データバス幅は、Pentium 以降、64 ビットが普通になっており、最大 6.4GB/sec の広帯域を実現しています。

しかし、なお FSB の帯域不足への懸念は消えません。動作クロックの高速化で、徐々に処理能力を向上させてきた CPU は、マルチコア化、64 ビット化でいっきに処理能力を倍近くにまで高めており、コア数はさらに増える方向に進んでいます。

一方、メモリも性能を向上させており、DDR2-800 (PC-6400) では、メモリバスクロック 400MHz で最大値 6.4GB/sec の帯域を実現しています。Pentium3 から飛躍的に広帯域化を実現し、最大 6.4GB/sec に達した FSB も、すでにボトルネックになる可能性が出てきています。

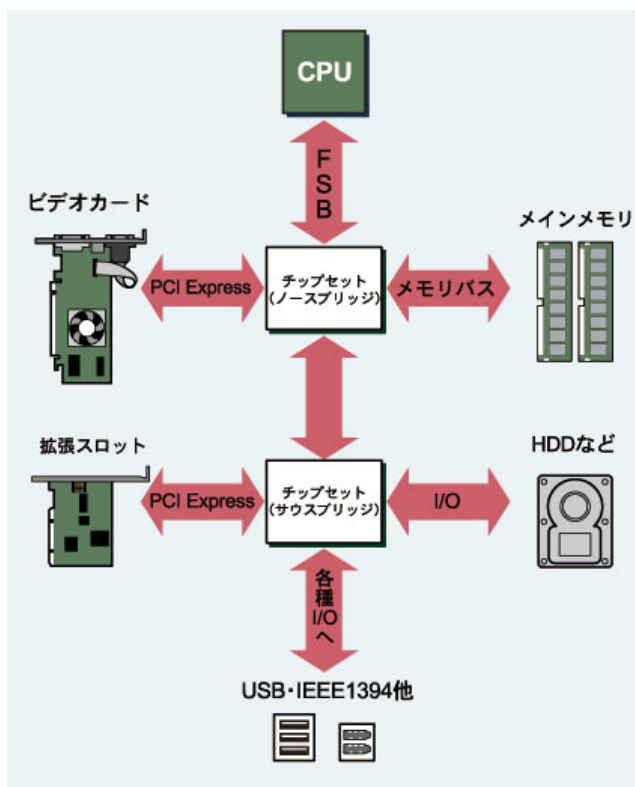
・チップセット、ノースブリッジとサウスブリッジ

FSB は CPU とチップセットを結んでいます。チップセットとは、CPU とメインメモリ、周辺装置などの間で発生するデータの受け渡しを管理する LSI のことをいいます。CPU から出る信号はすべて FSB を経由してチップセットに送り込まれます。CPU に入力される信号もすべて FSB 経由でチップセットから送り込まれます。

チップセットは、超高速で動作する CPU と、その何分の一かの速度で動作しているバスやメモリ、ビデオカード、さらに低速で動作している入出力機器との間のデータのやりとりを調整しています。CPU が高速になれば、それにつれてメモリやバス、周辺装置も同様に高速にすればよいのですが、CPU が変わるたびに周辺装置が変わるのでは、経済的ではありませんし、現実的ではありません。キーボードやマウス、サウンドカードのようにもともと高速な動作を必要としない周辺機器もあります。そこで、チップセットが、超高速な動作をするもの、高速なもの、低速なものを結びつける一種のバッファとなって、速度やタイミングを調整し、スムーズなデータのやりとりを実現しています。

通常、チップセットはノースブリッジとサウスブリッジの 2 つのチップ^(※2) で構成されます。ノースブリッジは CPU、メインメモリ、ビデオカードを接続する PCI Express、FSB など動作クロックの高速なデバイスを担当します。サウスブリッジは、ハードディスクインターフェースや USB コントローラ、PS/2、拡張用の PCI スロットや PCI Express スロットなど比較的動作クロックの低速なデバイスを担当します。

ノースブリッジとサウスブリッジの間は、かつて PCI バスで接続されていましたが、最大 133MB/sec という転送速度がボトルネックになっていました。このボトルネックを解消するため、チップセットメーカーは、それぞれ独自のバスでチップセットどうしを接続するようになりました。こうしたバスをプライベートバス^(※3) といいます。



※2： Intel 社では、ノースブリッジを MCH (Memory Control Hub)、サウスブリッジを ICH (Interface Control Hub) と呼び、NVIDIA 社では、同じく IGP (Integrated Graphics Processor)、MCP (Media and Communications Processor) と呼んでいます。

※3： 代表的なものに、Intel 社のハブ・アーキテクチャ (266Mbps)、AMD 社の Hyper Transport、VIA テクノロジーズの V-Link (266Mbps または 533Mbps)、シリコン・インテグレーテッド・システムズ (SiS) の MuTIOL (533Mbps 以上) などがあります。

■メモリバスとメインメモリ

もう一つの外部バスが、メモリバスです。CPU とメインメモリは、FSB とチップセット、そしてこのメモリバスを経由して接続されます。^(※4)

メモリは DDR-SDRAM 以降、順次規格が更新され、大容量・高速化しています。ここではメモリバスと FSB の帯域の釣り合い、メモリの規格、新しい時代のメモリモジュール FB-DIMM に触れます。

※4：直接、CPU とメインメモリが接続されるものもあります。

・メモリバスと FSB

CPU が最も頻繁にアクセスするのがメインメモリです。そのときにデータ転送を担うのがメモリバスです。チップセット（ノースブリッジ）とメモリモジュールを結びます。

メモリ側から見ると、FSB がメモリバスの帯域よりも広くないと、メモリの性能をフルに発揮することができません。例えば、DDR2-800 を、メモリの動作クロックの規格通りに 400MHz で動作させると、帯域は 6.4GB/sec となります。Pentium のように 64 ビットのデータバス幅があっても、FSB が 533MHz の場合には帯域は 4.3GHz でしかなく、メモリは時間をもてあますこととなります。この場合、少なくとも、FSB は 800MHz 以上でないと DDR2-800 はもったいないということになります。なお、DDR（Double Data Rate：ダブルデータレート）は、動作クロックの倍速でデータにアクセスします。したがって、表記は 800 であっても、2 分の 1 の 400MHz が規格通りの動作クロックとなります。

また、2 枚のメモリモジュールを仮想的に 1 枚のモジュールと見なして、データの転送速度を倍増させる「デュアルチャンネル」という動作方法があります。この場合、チップセットが対応していること、同じ仕様のメモリモジュールを使用することなどの制限はありますが、比較的安価なメモリでも高速化できるメリットがあります。例えば、DDR2-533、2 枚をデュアルチャンネル動作で使用すると、帯域は 8.5GB/sec に及び、FSB1.06GHz の CPU でないとこのデュアルチャンネル動作は性能をフルに発揮することはできません。

DDR3 規格のメモリも 2007 年初頭に予定されており、メモリは大容量化とともに高速化も進んでいます。

・いろいろなメモリ

メモリの選択にあたって困るのが、種類が多いこと、規格の表記が解りにくいことです。本講座の基礎編でも説明した内容を少しおさらいしておきましょう。

下の表はメモリの種類です。現在使用されている種類に限定しました。

なお、「DDR」、「DDR2」、「DDR3」の間には互換性はありません。

名称	特長
SDRAM (Synchronous DRAM)	バスクロックに同期してデータにアクセスする DRAM です。モジュールの型番に、PC100 (100MHz)、PC133 (133MHz) というようにバスクロックを表す数字がついている。
DDR-SDRAM (Double Data Rate SDRAM)	SD-RAM を用いて、バスクロックの立ち上がりと立ち下がりの両方でデータにアクセスして倍のデータ転送を実現した。 動作電圧 2.5V、プリフェッチサイズ ^(※5) 2 ビット。
DDR2 SDRAM (Double Data Rate 2 SDRAM)	DDR-SDRAM を高速化したもの。DDR-SDRAM よりも低消費電力を実現している。現在、こちらが主流。動作電圧 1.8V、プリフェッチサイズ ^(※5) 4 ビット。
DDR3 SDRAM (Double Data Rate 3 SDRAM)	DDR-SDRAM の内部構造を変更して、DDR2-SDRAM よりも高速化したもの。現在は一部のビデオボード用のメモリとして利用されている。 動作電圧 1.5V、プリフェッチサイズ ^(※5) 8 ビット。

※5：プリフェッチ：CPU がデータを必要とする前にメモリから先読みして取り出す機能。

「DDR」、「DDR2」、「DDR3」のラインナップ

メモリの選択にあたっては、PC○○○というモジュール規格だけでなく、DDR か DDR2 かのメモリチップ規格も合わないと、メモリスロットに装着できません。

モジュール規格	チップ規格	動作クロック	帯域
PC2100	DDR 266	266	2.1GB/sec
PC2700	DDR 333	333	2.7GB/sec
PC3200	DDR 400	400	3.2GB/sec
PC1600	DDR2-200	100	1.6GB/sec
PC2100	DDR2-266	133	2.1GB/sec
PC2700	DDR2-333	166	2.7GB/sec
PC3200	DDR2-400	200	3.2GB/sec
PC4300	DDR2-533	266	4.3GB/sec
PC5400	DDR2-667	333	5.4GB/sec
PC6400	DDR2-800	400	6.4GB/sec
	DDR3-800 ^(※6)	400	6.4GB/sec
	DDR3-1067 ^(※6)	533	8.6GB/sec
	DDR3-1333 ^(※6)	660	10.8GB/sec
	DDR3-1600 ^(※6)	800	12.8GB/sec

※6：DDR3-800～DDR3-1600 は、2007 年初頭に発売予定です。

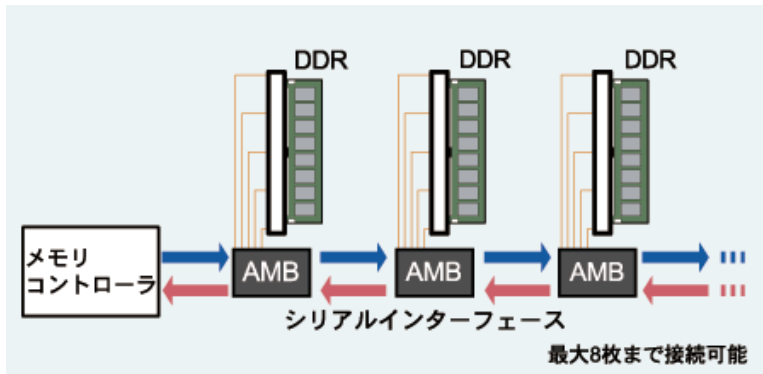
・これからのメモリ、FB-DIMM(Fully-Buffered DIMM)

DDR2 メモリのモジュールは現状のまま、メモリバスを高速化していくと、前回説明した立ち上がり・立ち下がり遅延、オーバーシュートやアンダーシュートにより、波形が乱れて正しい伝送ができなくなる現象が出ます。高速化すればするほど、接続するモジュールの数が増えれば増えるほど現象は顕著になります。現状のメモリバスで、これを防ぐためには、バスクロックを遅くするか、モジュールの数を減らすしか方法はありません。つまり高速化をあきらめるか、大容量化をあきらめるかのどちらかになります。

このソリューションとして、注目を集めているのが FB-DIMM です。

FB-DIMM は、メモリモジュール上に、AMB (Advanced Memory Buffer) と呼ぶパラレル-シリアル変換 LSI を搭載し、「DDR2」などの現行の DRAM を使いつつ、モジュール間をポイントトゥーポイントで結び、データをシリアル転送するしくみです。

FB-DIMM では、送受信それぞれに一本ずつ専用の信号線を用意することで、読み出しと書き込みを同時に実行することができるようにしており、従来のメモリバスに対してデータ転送速度を最大で約 2 倍に上げることができます。



FB-DIMM が注目されていることで、考えておかなければならないのは、メモリバスも、バス配線からポイントトゥーポイント接続へ、パラレル転送からシリアル転送に移りつつあるということです。

CPU のマルチコア化や 64 ビット化が進めば、さらに広帯域、大容量化の要求が高まります。そうすると、FB-DIMM のようなメモリバスだけでなく、FSB にも同じような伝送路が求められるものと考えられます。

今回は、バスの 3 回目、拡張バスを解説します。