

# 低消費電力H.264コーデックLSI

2008年7月作成

## 概要

最新の動画像符号化規格H.264は従来の2倍以上の圧縮率を実現できるため、ハイビジョン対応の映像機器向け規格のキーテクノロジーとして広く採用されています。

開発した低消費電力H.264コーデックLSIは、富士通研究所独自の高画質アルゴリズムと低消費電力アーキテクチャを採用することにより、高画質符号化と低消費電力を両立しており、ポータブルAV機器から業務用機器まで幅広い分野への適用が可能です。

## 技術のポイント

### ・高画質アルゴリズム適用ハードエンジン

H.264の符号化には、MPEG-2の10倍以上の演算が必要とされています。本LSIでは、独自の高画質アルゴリズムとそれを高速処理するハードエンジンを実装することにより、より少ない演算量で高画質な符号化処理を実現しています。専用ハードウェアと内蔵CPUを連携させる最適設計に

- 階層的な動き検出と処理済動きベクトル検出結果を活用した候補ベクトル絞込み方式
- 時間軸方向や画面内での絵柄の変化を低演算量で解析し、主観画質を向上させる情報量割り当て制御方式を採用することにより、高画質、高性能な符号化処理を実現しています。

### ・メモリを含めた低消費電力アーキテクチャー

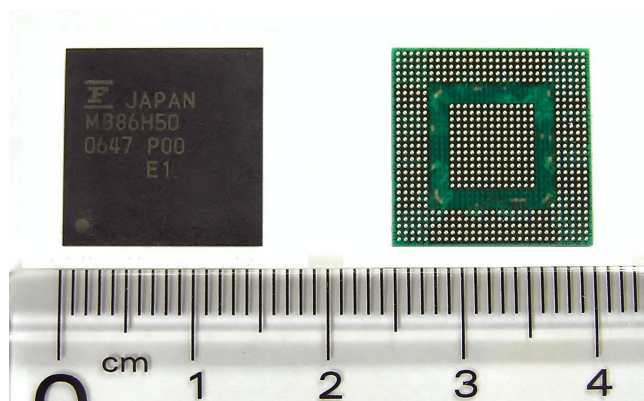
ハイビジョン映像をH.264で圧縮する場合、参照画が格納されている外部メモリへの膨大なメモリアクセスによるメモリ帯域の圧迫、消費電力が課題となります。本LSIは低消費電力FCRAMをSiPに内蔵し、

- 動きベクトル探索動作に応じた適応的プリフェッチメモリ制御技術
- 細かいブロック分割時においてもメモリアクセス量を抑制する参照画統合読み出し技術

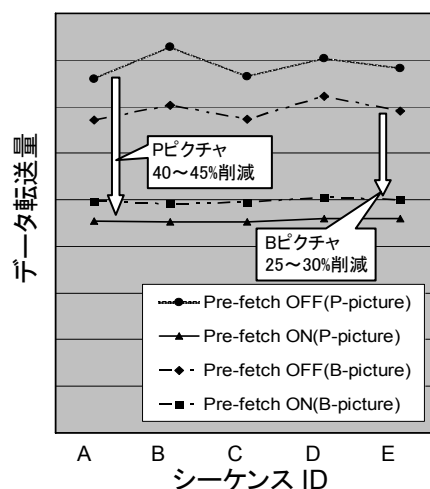
を採用することによって、メモリアクセス量を削減しています。また、これらの技術により、メモリを含めたH.264符号化処理に必要な消費電力をトータルで削減しています。

## 適用例

- ・ハイビジョン映像伝送装置
- ・ポータブルAV機器
- ・ハードディスクレコーダ



H.264コーデックLSI



プリフェッチメモリによる帯域削減