

パイプラインAD変換器

2008年7月更新

概要

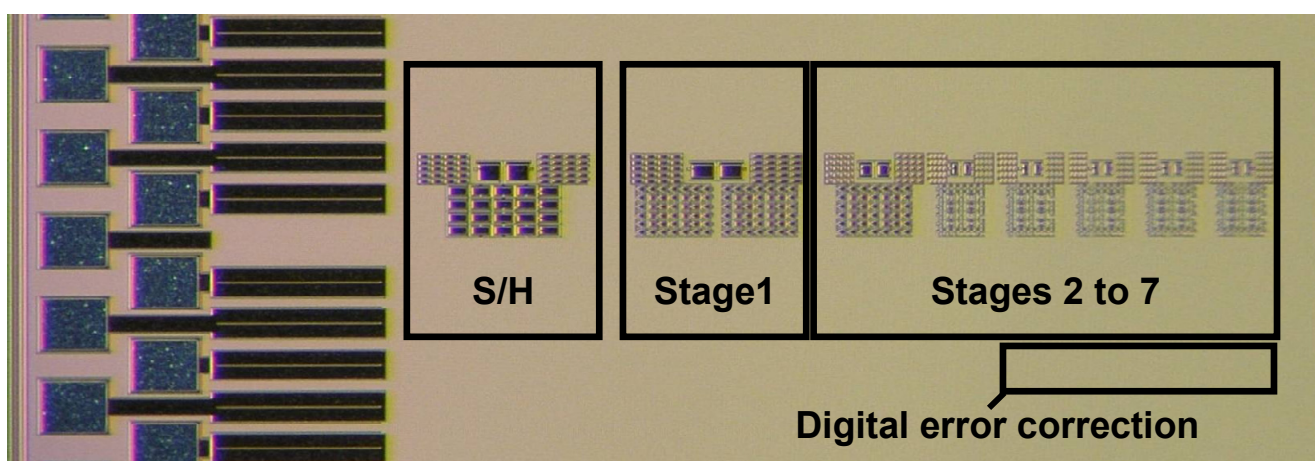
近年のモバイル通信機器では、電池駆動という電源条件下で、より長時間安定して動作することが求められています。こうした消費電力の低減のため、SoC (System on Chip) 全体の低電源電圧化が進んでおり、多くのSoCで利用されているアナログデジタル変換器(以下AD変換器)にも低電源電圧動作が求められています。富士通研究所ではすでに高速高精度のパイプラインAD変換器を開発していますが、その性能を維持しながら低電源電圧での動作を実現するために、AD変換器の性能の鍵を握るアナログ回路の特性を0.8Vという低電源電圧でも維持させることができるバイアス回路技術を開発しました。

技術のポイント

アナログ回路ではMOSTランジスタが飽和領域で動作することがポイントとなります。当研究所では、ランジスタが飽和領域で動作するのに必要なオーバドライブ電圧を任意に設定でき、かつ、製造時の素子特性ばらつきや動作時の温度・電源電圧条件の変動によらず、その値を一定に保つことのできるバイアス回路技術を開発しました。この技術を適用し、90ナノメートルのCMOSプロセステクノロジーで試作した分解能10ビット、信号変換速度毎秒80メガサンプルのパイプラインAD変換器は、0.8Vまでその性能を維持し、世界最小の消費電力6.5ミリワットを実現しています。本技術の詳細は、国際固体素子回路会議IEEE International Solid-State Circuits Conference 2007(論文番号25.1)で発表しています。

適用例

本低電圧アナログ回路技術は、デジタルテレビチューナーや通信機器など、デジタル民生機器向けSoCに適用され、SoC全体の低電力化に貢献しています。



10b 80MS/s パイプラインAD変換器