



分散給電システム用オンボード電源

On-Board Power Supply for Distributed Power Supply System

中村 芳秀^{*1}
Nakamura Yoshihide

淵上 和利^{*1}
Fuchigami Kazutoshi

山下 茂治^{*1}
Yamashita Shigeharu

甲斐 精一^{*1}
Kai Seiichi

あらまし

当社では、サーバやファイルシステムに最適な、分散給電システム用非絶縁型オンボード電源を開発したので報告する。

本オンボード電源は、装置の効率的な給電方法である 12V 分散給電に対応した出力 1.1V ~ 1.85V・2.2V ~ 3.7V / 62A (140Wmax) の非絶縁形 DC-DC コンバータである。

この電源は、システムボード上で CPU 素子の直近に搭載できるように、50A / μ S の高速応答性能を持ち、高い変換効率を実現し小型で薄い構造である。

本稿では、この高速応答、高効率の実現、および故障に対する負荷保護機能についてその特性とテクノロジーを紹介する。

Abstract

This paper reports that our company developed a non-insulating type an on-board power supply for a distributed power supply system that is suitable for a server and a file system.

This on-board power supply is the non-insulating type DC to DC converter having an output voltages of 1.1 to 1.85 V and 2.2 to 3.7 V/62 A (140 W max) for the 12 V distributed power supply, which is an efficient power supply method.

This power supply has fast response performance of 50 A / μ S and a compact and thin structure that produces high conversion efficiency so that it can be installed near a CPU device on the system board.

This paper describes this fast response or high efficiency and the characteristics and technologies of a load protection function for a fault.

* 1 パワートロニクス事業部 第一パワートロニクス部

1. ま え が き

近年、大型サーバの給電システムの開発動向は、マイクロプロセッサの低電圧大電流化・高速化の要求に伴い、その要求に応じて、装置本体の構成を構築してきた。

図1に従来の給電方式を示す。

この方式は、交流電圧を受電し、AC-DCコンバータでその交流電圧を直流電圧に変換し、DC-DCコンバータで、システムボード上のCPU・メモリに直流電流を供給する方式である。

しかし、この方式では、低電圧大電流化・高速化の要求に限界を生じる。その問題点として、低電圧の要求は、電源電圧変動範囲の精度が厳しいこと、大電流化の要求は、高速パルス電流による電源供給ラインでの電圧変動が増大することが挙げられる。

そこで当社は、これらの問題を解決する方法として、装置システムボード上に直接DC-DCコンバータを搭載する分散給電方式に対応する理想的なオンボード電源の設計に取り組んだ。

図2に分散給電方式を示す。

オンボード化のメリットとして、負荷（CPU）までのインピーダンス（配線インダクタンス）の低減により、負荷コンデンサの削減・電圧変動の抑制を実現できる。したがって、低電圧大電流化・小型・高速化の要求を満足したサーバの構築が可能となる。

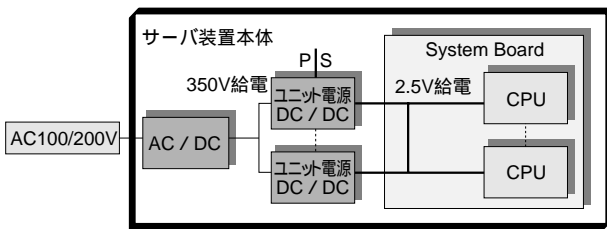


図1 従来の給電方式

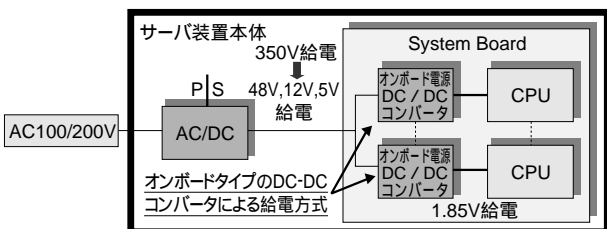


図2 分散型給電方式

2. 概 要

2.1 開発の概要

表1に本開発の12V分散給電システムに対応した出力電圧が1.1V～3.7V、負荷電流62A（max）、出力電力140W（max）の非絶縁型DC-DCコンバータの概略仕様を示す。

2.2 開発の課題

本開発品は、小型で放熱効果が良く、高い効率が要求され、負荷変動に対する高速応答を実現する必要がある。また、部品の選定および高い実装技術が重要である。

このため、以下の課題を解決して製品化を行った。

- 1) 小型化
- 2) 低電圧大電流化・高効率化を実現した回路構成
- 3) 高速応答の制御方式
- 4) 電源異常時の負荷（CPU）保護

3. 開 発 の 内 容

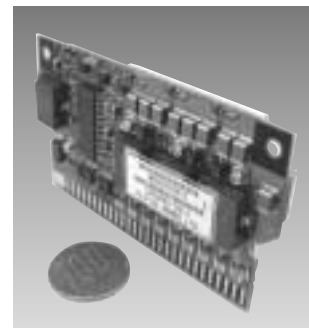
3.1 小型化

仕様条件より、小型化を実現するためには、入力コンデンサおよび平滑用コンデンサの削減が重要である。この問題点を解決する方法として、マルチフェーズシフト（Multi-phase shift）方式^{注1)}を採用した。

図3にマルチフェーズシフト方式の原理図を示す。

表1 サーバ用非絶縁型DC-DCコンバータ仕様

項目	仕様
入力定格	12V±10%
出力定格 (出力容量)	1.10V～1.85V 62A 2.20V～3.7V 140W
動作温度範囲	0～70
冷却条件	強制空冷(2m/sec)
外形寸法(mm)	12.00(W)×90.00(D)×48.00(H)



注1) DC-DCコンバータ、VRM（Voltage Regulator Module）などにおいて、高周波・大電流化を達成するための電源回路で、複数個のDC-DCコンバータを位相制御しながら並列に運転させることで、所望の高い周波数と高出力電力を得る方式。

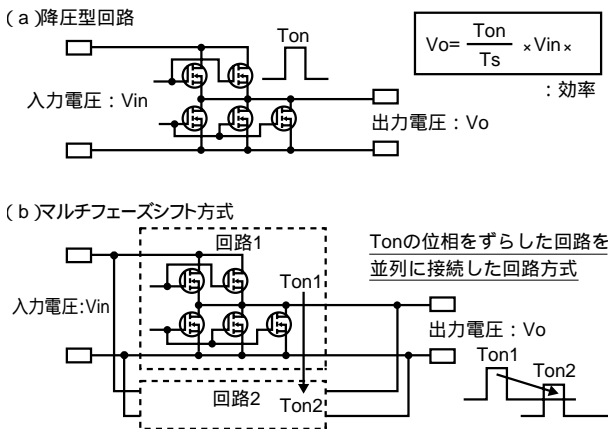


図3 マルチフェーズシフトの原理図

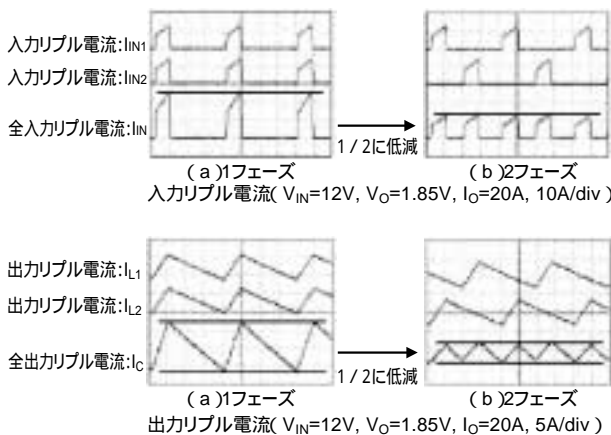


図4 入出力リップル電流波形

図3 (a) は、本回路の基本回路である降圧型回路である。この回路は、Ton 幅で時比率制御し、出力の安定化を図っている。

図3 (b) にマルチフェーズシフト方式を示す。

マルチフェーズシフト方式は、Ton 1 の位相をずらした Ton 2 の回路を並列に接続することで、入出力のリップル電流を低減する方式である。

図4 に実際の電流波形を示す。

これは、1フェーズ、つまりフェーズシフトなしの場合と2フェーズの入出力リップル電流波形である。1フェーズ（フェーズシフトなし）に比べて2フェーズの方がリップル電流を1/2に低減できる。このフェーズ数が多ければ多いほど、リップル電流は低減される。そのため、入力コンデンサおよび平滑用コンデンサが削減できる。

今回は、外形寸法および出力電流を考慮して最適

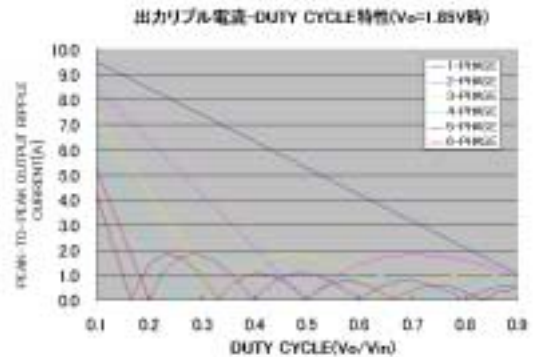


図5 出力リップル電流波形

化を図り、各回路のスイッチングの位相を120度ずつシフトさせた3フェーズシフト方式を採用した。

3フェーズシフトを採用した理由を以下に示す。

1) DUTY比：0.3近傍を使用

図5に出力電圧1.85V時における出力リップル電流-DUTY CYCLE特性を示す。DUTY比は0.3近傍を使用することから、3フェーズおよび6フェーズを採用することが望ましいが、6フェーズでは、外形寸法上、部品の実装は不可能である。

2) 面積的に3フェーズが限界

3) 各フェーズの発振周波数の和と、出力コンデンサの低インピーダンスになる周波数が一致し、出力リップル電圧を最少にすることができる。

以上、三つの理由から、3フェーズシフト方式を採用することが望ましいと判断できる。

3.2 回路構成

図6に今回開発した3フェーズシフト非絶縁型DC-DCコンバータの回路構成を示す。

回路構成は、入力切断回路、入力フィルタ部、メインスイッチ部、同期整流部、出力フィルタ部、制御部である。

同期整流方式とは、従来整流素子として使用していたダイオードをMOS-FETに置き換え、ダイオードの順方向電圧降下に対して、オン抵抗の低いMOS-FETを使用することで導通損失の改善を行う方式である。

3.3 高速応答の制御方式

図7にピーク電流制御モード方式および各部波形を示す。

負荷変動に対する高速応答を実現するため、制御方式として、ピーク電流制御モード方式を採用している。

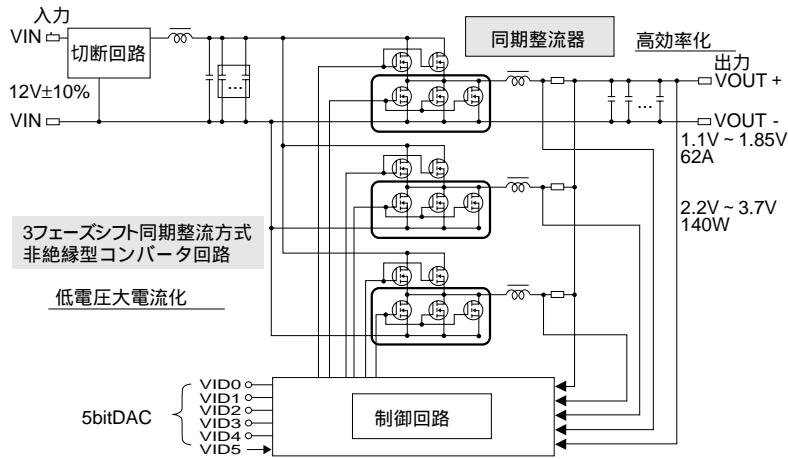


図6 3フェーズシフト非絶縁DC-DCコンバータの回路構成

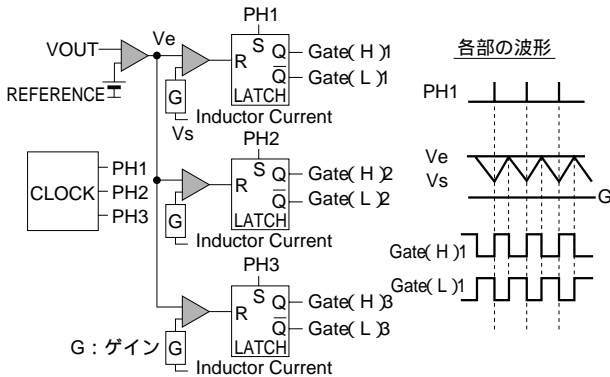


図7 ピーク電流制御モード方式

この方式は、従来の電圧制御方式と比較して高速応答に優れている。

電圧制御方式は、出力電圧の変動を検出し、帰還制御することで出力電圧を安定化している。しかし、制御系の位相遅れが180°近くあるため、応答を速くすると不安定になり、高速応答をするには限界がある。

これに比べて電流制御方式では、出力電圧と電流の二つの情報を検出して帰還制御をするため、位相遅れを電圧制御よりも小さくコントロールすることが可能である。これによって、高速応答に対応するゲイン帯域を高周波まで上げることができる。

ピーク電流制御方式のメリットをまとめると以下の三つが挙げられる。

- 1) 出力電圧の変動に対して高速に応答し、入力電圧変動によるゲイン変動が全くない。

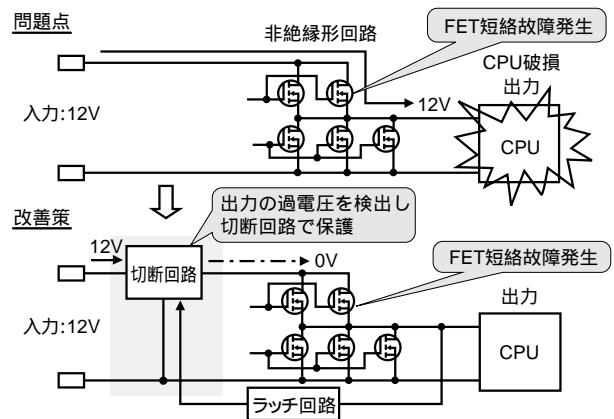


図8 電圧異常時の負荷保護

- 2) 誤差増幅器からの出力をクランプすることで、容易に各フェーズの過電流制限を行うことができる。
- 3) 出力電圧を検出した誤差増幅器の信号を各フェーズの制御部に与えるだけで、極めてバランス良く電流分担させることができる。

3.4 電圧異常時の負荷保護

図8に電圧異常時の負荷保護動作を示す。

本回路は、非絶縁のために主FETの短絡故障によって、負荷に入力電圧が直接印加され、負荷を破損してしまうという問題がある。

この問題を解決するため、入力切断回路でラインを切り離す保護機能を搭載し、いかなる電源の故障でも負荷の破損を防止するように対応している(特許出願中)。

4. 特 長

以上、四つの課題を解決し製品化した製品の主な特長を以下に示す。

1) 出力電圧

出力電圧設定は、6ビットのVID信号によって1.1Vから3.7Vで64通りの電圧設定が可能である。

2) 外形

12mm (W) × 90mm (D) × 48mm (H)

3) 効率

86.7% (出力電圧1.85V, 負荷電流60A時)

4) 保護機能

すべてのモードの過電圧に対応した保護機能を備えており、負荷の破損を起こさないように設計している。

5. む す び

今回、マルチフェーズシフト方式を採用することで、小型で高効率な高速応答のオンボード電源を製品化することができた。

今後、更にCPU用電源の低電圧・大電流化が進

む中で、高効率・高速応答性を満足する電源の開発に取り組んでいく所存である。



[開発者] 前列左から、中村、山下、
後列左から、甲斐、淵上