



パワーデバイスの放熱技術

Heat Dissipation Technologies for Power Devices

中原 浩二^{*1}
Koji Nakahara

友池 稔^{*1}
Minoru Tomoike

西村 勝彦^{*2}
Katsuhiko Nishimura

あらまし

パワーデバイスを対象に、基礎的な放熱技術の有効性について検証をした。放熱構造の基礎技術であるサーマルビア（貫通スルーホール）や基板上の銅箔パターン〔10 mm 角（100 mm²）～ 15 mm 角（225 mm²）程度の面積〕が放熱に対して有効であることを確認した。さらに、時間や手間のかかる実験を簡略化するために、解析時間やテクニック等を要しないとされる熱回路網法によるシミュレーションを取り入れ、実験値との比較から、予測技術として使用可能であると判断した。

Abstract

We verified the effectiveness of basic heat dissipation technologies for power devices.
We confirmed that the thermal vias (through-holes) and copper patterns on PCBs [10 mm × 10 mm (100 mm²) ~ 15 mm × 15 mm (225 mm²) square] are effective for heat dissipation.
We used the heat circuit network technique simulation to predict the heat dissipation effect. Because it is easy to analyze, by using the general purpose circuit simulator. We found that we can use this simulation satisfactorily as a prediction technique by comparing with the measurement.

* 1 (株)富士通電装アール・アンド・ディー Cプロジェクト

* 2 パワートロニクス事業部 第二パワートロニクス部

1. ま え が き

近年、電子機器の小型・高密度化に伴い、機器の発熱密度が高くなる一方で、機器内はますます高温になってきている。そのため、機器内に搭載された電子部品では、許容温度を超えないように、部品個々の発生する熱を効率良く放熱させる技術が必須になっている。

一般的にこの放熱技術には、いろいろな方法が採用されているが、今回、当社では、放熱の基礎技術に焦点を当て、自然対流による空気の流れによって冷却する「自然空冷法」を主体とし、熱伝導を有効に行うサーマルビア（貫通スルーホール）と基板上の銅箔パターン、そして放熱フィン装着の3点に着目した。

本稿では、これらの基礎技術が放熱に対して、どの程度有効であるかを実験により検証し、さらに、熱回路網法によるシミュレーションを取り入れて、実験値との比較から、予測技術として使用可能であるのかを判断したので報告する。

2. 評価の概要

2.1 試料

評価に用いる試料は、**図1**に示す熱評価用の半導体チップ（サーマルチップ）をプリント基板に搭載し、金線によるワイヤボンディング後、エポキシ系の樹脂で封止したものである。

放熱構造としては、サーマルビア（仕上がり径：0.35mm）が、無し、12個、16個の3種類、そして基板上の銅箔パターンでは、無し、6mm角（36mm²）、10mm角（100mm²）、15mm角（225mm²）の4種類、放熱フィン装着では、銅箔パターン6mm角、15mm角にそれぞれプレート型放熱フィン（6mm×6mm×2mm）を装着した2種類の合計9種類を使用する（**図2**参照）。

2.2 測定方法

各放熱構造の有効性は、熱抵抗（ R_{ja} [/ W]：半導体部品のジャンクション - 周囲温度間熱抵抗）によって判断した。周囲温度の測定には、T

注1）熱評価用半導体チップ（サーマルチップ）：p-n接合ダイオードと約100の拡散抵抗を含んだ当社専用の半導体チップ。

注2）周囲温度：JIS規格では、熱放散のある部品において、「部品からの距離が熱放散の影響が無視できる位置における自由空間状態の空気の温度」と定義されている。

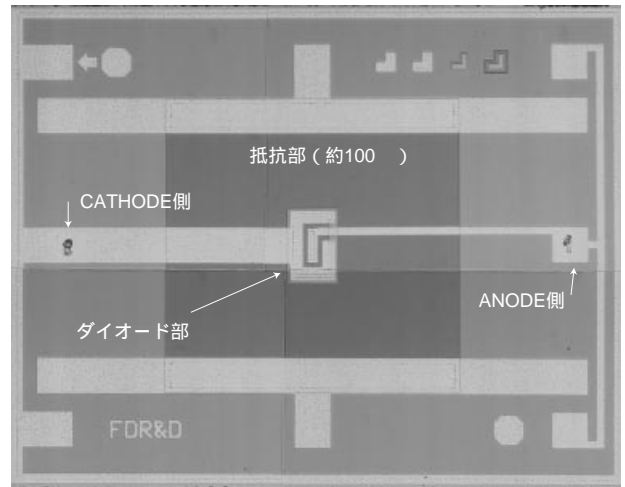


図1 サーマルダミーチップ

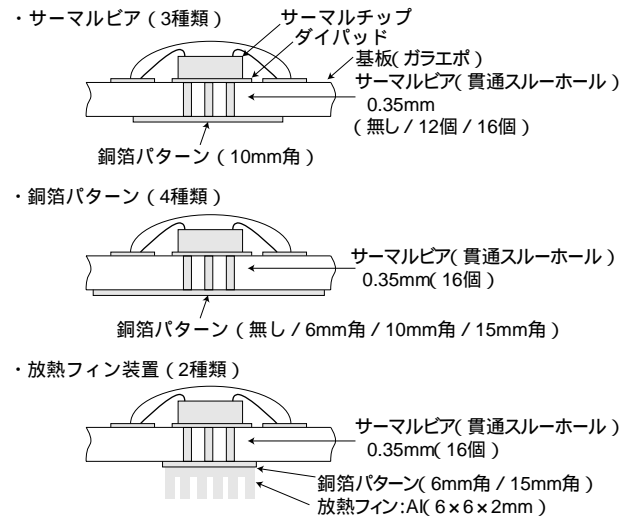


図2 放熱構造試料

型熱電対（線径 0.8mm：銅 - コンスタantan）を使用し、ジャンクション温度の測定には、サーマルチップを使用することとした。サーマルチップ内のダイオードはジャンクション温度を求めるために、抵抗は発熱源として使用する。ジャンクション温度は、温度によるダイオード両端の電圧降下を利用して求める。

3. 評価の結果および考察

3.1 サーマルビアの個数による伝導効果

基板上の銅箔パターンを有効に活用するための手段の一つとして、サーマルビアがある。サーマルビアから伝わって流れる熱は、基板上の裏面銅箔パターンへ伝わり放熱される。しかし、サーマルビアの

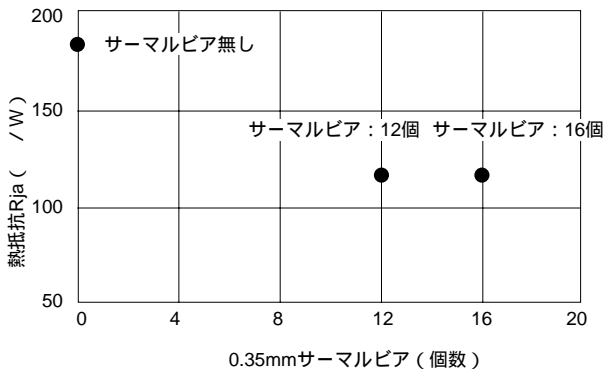


図3 サーマルビア個数と熱抵抗の関係

個数が少なければ伝熱のボトルネックとなり、良好な放熱が得られないということになる。

そこで、当社は、サーマルビア個数の異なる三つの試料（無し、12個、16個）を用いて、放熱の手段として有効性があるのか、また、伝熱のボトルネックになっていないのかを検証した。

図3に示すように、サーマルビアが無いものと、有るものと比較すると、熱抵抗が減少していることが分かる。これは、サーマルビアが放熱の手段として有効に働いており、基板上の裏面銅箔パターンへ、有効に伝導しているものと判断できる。

また、12個と16個のサーマルビアの熱抵抗を比較すると、個数が違うにもかかわらず、同等の結果であることが分かった。これは、サーマルビアがすでに伝熱のボトルネックではなくなっていることによる。

このことから、サーマルビアは、チップサイズとほぼ同等のダイパッドサイズ（チップサイズ+周囲0.3mm）で設けることのできる最大の個数（今回は12個）で、十分に伝導の効果が得られるものと判断できる。

3.2 基板上の銅箔パターンによる放熱の有効性

図4に、基板上の銅箔パターンサイズと熱抵抗の関係を表したグラフを示す。

基板上の銅箔パターンサイズが拡大するに従って、熱抵抗が減少していることが分かる。しかし、放熱の効果としては、銅箔パターンサイズが10mm角程度までは、急激に熱抵抗が減少しているのに対し、10mm角以上では、それほど熱抵抗は減少していない。つまり、必要以上にサイズを拡大しても放熱効果が見込めるものではない。

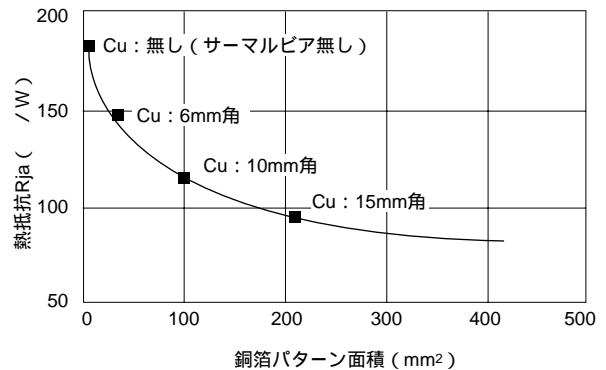


図4 銅箔パターン面積と熱抵抗の関係

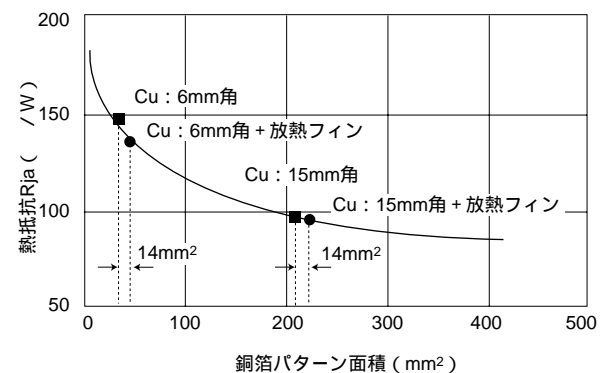


図5 銅箔パターン面積に比例した放熱フィンの効果

また、基板上の銅箔パターン面積を増加させるということは、電子部品の実装領域に非常に大きな影響を与えることになる。つまり、放熱用銅箔パターンとして、多くを確保することは困難である。

以上の点を考慮すると、基板上の銅箔パターンは、放熱性を高める上で有効な方法であるが、今回の放熱構造では、10mm角～15mm角程度が妥当な放熱面積であると判断した。

3.3 放熱フィン装着の有効性

6mm角と15mm角の裏面銅箔パターンにそれぞれプレート型放熱フィンを装着させた。フィンの寸法は、6mm(W)×6mm(D)×2mm(H)とし、プレート6枚で間隔は0.5mmとした。

図5に、放熱フィン装着時の効果を示す。

プレート型放熱フィンの装着によって、二つの試料とも熱抵抗が減少していることが分かる。しかし、基板上の銅箔パターン面積に換算させると、14mm²の効果でしかない。フィン自体の放熱表面

積：139 mm²を考えると、放熱フィンとしての効果がほとんど無いことが分かる。つまり、今回使用した放熱フィンには、フィン間隙が狭く、自然空冷法では本来の能力を引き出せないということになる。

このことから、今回のような放熱構造には、プレート型放熱フィンを装着させるよりも、基板上的銅箔パターン面積を14 mm²増加させた方が、有効な放熱手段であると判断できる。

3.4 シミュレーションの有効性

熱抵抗を予測するシミュレーション手法には、一般的に、熱伝導解析による計算法や熱流体解析による計算法、そして、熱回路による計算法などがある。

しかし、熱伝導解析や熱流体解析による計算法では、有限要素法や有限体積法そして差分法などといった複雑な計算のため、専用の解析ソフトを必要とし、解析時間や利用上のノウハウが必要となる。

そこで、手計算的に熱抵抗の見積りを行うことのできる熱回路による計算法、いわゆる「熱回路網法」を使用することとした。

この熱回路網法は、対象物を、節点と節点間を結ぶ熱抵抗に置き換え、節点間の熱抵抗 [/ W], 温度 [], 熱の流れ [W] をそれぞれ抵抗 [], 電圧 [V], 電流 [A] と見なして熱等価回路を作成し、計算する方法である。

今回の計算には、汎用のアナログ回路シミュレータを使用した。

実際に熱回路網法を使用した熱等価回路のモデルの一例を図6に示す。ここで、各熱抵抗の計算に使用した物性値は、カタログおよび文献によるものである。ただし、放射は今回の計算に含めていない。また、シミュレーション結果を基本構造（放熱施策無し）の実験値に合わせるために、各定数について修正を加えた。

そして、この方法を用いて3.2項の実験で使用した各放熱構造についてシミュレーションを行った結果、図7に示すように、実験値に対し、ほぼ一致していることが分かった。

以上の点から、熱回路網法は短時間で解析が可能なシミュレーション手法であり、予測技術として使用可能であると判断した。

4. む す び

放熱技術として、サーマルビアや基板上的銅箔パ

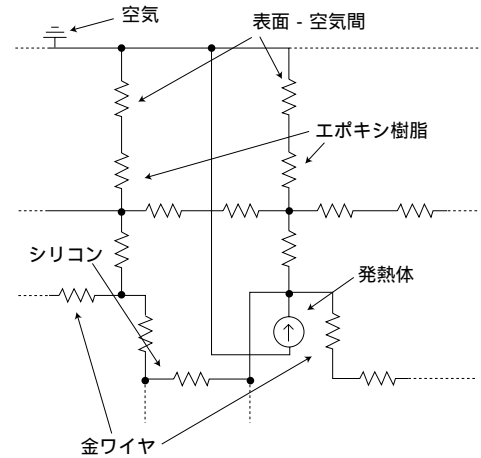


図6 熱等価回路のモデル例

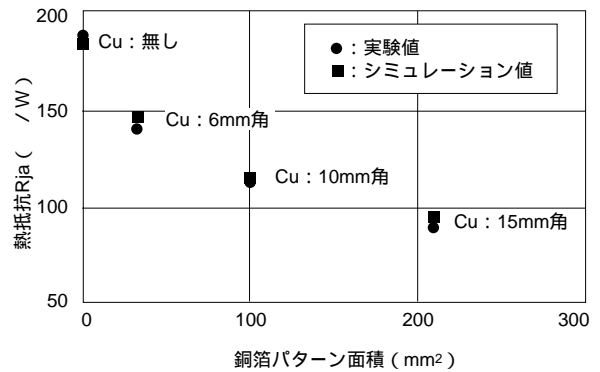


図7 熱回路網法のシミュレーション結果

ターンは、非常に有効であり、今回の試料において、サーマルビアは、チップサイズとほぼ同等のダイパッドサイズで設けることのできる最大の個数で十分な伝導の効果が得られ、銅箔パターンでは、10 mm角 ~ 15 mm角程度が妥当な放熱面積であることが分かった。

また、予測技術としては、簡易的なシミュレーションである熱回路網法が、有効であると判断した。

参考文献

- 1) 国峰尚樹：エレクトロニクスのための熱設計完全入門，日刊工業新聞社(1997).
- 2) 伊藤謹司，国峰尚樹：トラブルをさけるための電子機器の熱対策設計，日刊工業新聞社(1992).
- 3) 中西宏之，曾田義樹：エレクトロニクス機器における熱設計技術（パッケージの熱設計と事例編），ミマツデータシステム(1996)，pp.269-287.

- 4) 藤井不夫, 増岡隆士: エレクトロニクス機器における熱設計技術(熱設計の基礎編), ミマツデータシステム(1996), pp.19-56.
- 5) 横野泰之: エレクトロニクス機器における熱設計技術(シミュレーション技術編), ミマツデータシステム(1996), pp.137-168.
- 6) 石塚勝: エレクトロニクス機器の熱対策と熱流体解析の適用例, 株式会社東芝(1998).
- 7) 石塚勝: 電子機器の熱設計とCAE(日本機械学会第686回講習会・情報機器の機構設計と動作解析の最新技術・教材)(1998), p.49.
- 8) 岩瀬暢男: エレクトロニクス材料・部品の熱技術と製品展開, 株式会社東芝(1998).
- 9) 田坂英紀: 伝熱工学, 森北出版株式会社(1996).



[開発者] 左から, 西村, 中原, 友池

